

位相差同期式 FS コンピュータ用カーネルの開発

神宮雅昭*, 五十嵐康雄, 村上洋一 (京三製作所), 高橋聖, 中村英夫 (日本大学)

Kernel for Vital Module Applying Phase Difference Microprocessors

Masaaki Jingu*, Yasuo Igarashi, Yoichi Murakami (Kyosan Electric Manufacturing Co., Ltd.)

Sei Takahashi, Hideo Nakamura (Nihon University)

The phase difference microprocessors (PDM) module which is based on the composite fail-safety principle has been applied to vital controllers for simple application. Each of the two processors on the PDM module operates the same function with half-cycle phase lag. This architecture produces output of the periodic signal because of the comparison result which alternately repeats the state of the agreement and the state of the disagreement according to the phase lag. The fail-safe computer system can be easily achieved by using this mechanism. However, the simple hardware has needed complicate software for periodic comparison. To solve this problem, the paper shows new software architecture and evaluate its effectiveness.

キーワード：フェールセーフ，カーネル，バイタル，コンピュータ，鉄道信号保安装置
(Fail safe, kernel, vital, computer, railway signaling equipment)

1. はじめに

鉄道信号保安装置にフェールセーフ (FS) なコンピュータが導入されすでに 4 半世紀が経つ。今日では、信号機器のコンピュータ化はそれ自体が珍しいことではなくなり、より高度なシステム化へと移行しつつある。

一方、FS コンピュータシステムとはいえ、そのアーキテクチャは多様で対象とする機能や処理により、経済性のある方式の選択が求められる。我が国の信号機器に導入される FS コンピュータシステムの多くは、バス同期と呼ばれる方式を採用している、その理由としては、バス同期式が診断の多くをハードウェアに委ね、ソフトウェアはアプリケーション機能を実行すればいいという戦略を踏襲したことにある。一方、電子閉塞や一部電子端末に採用された位相差同期式 FS コンピュータシステムは、2 つのシングルチップマイコンをコアとして実現できるため、ハードウェア量は少なく、コスト的にも魅力があった。

しかし、今日ではハードウェアは集積化が進み、機能あたりの単価が年々低下している。一方、ソフトウェアコスト低減への革新的技法は確立されていないため、位相差同期式 FS コンピュータシステムの優位性は少なくなり、その利用推進には、現状を打破する努力が求められている。筆者らは、かかる課題を解決するために、これまでの位相差同期式 FS コンピュータシステムのソフトウェアを見直すことにした。検討の中で、位相差同期式 FS コンピュータシ

ステムの普及には、診断機能からアプリケーションプログラムを開放することが必要であるとの結論を持った。このため、タイトに設計された診断メカニズムをカーネルとして位置づけ、また診断と密接に関わる入出力部をミドルウェアとして実現することにして、基本ソフトウェアの開発を行った。以下、その概要を紹介する。

2. 位相差同期 FS コンピュータの構成

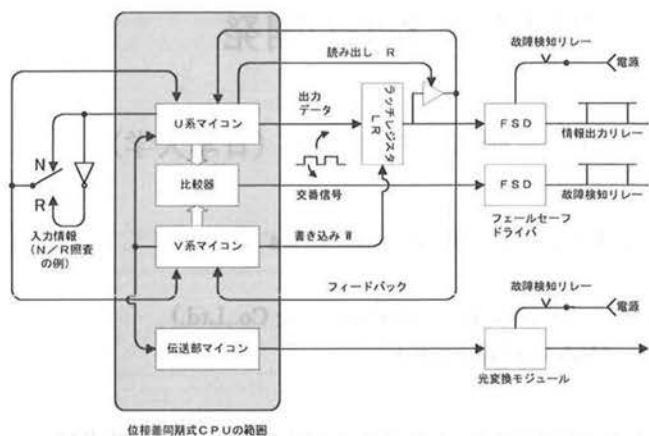
〈2・1〉 ハードウェア構成 位相差同期式 FS コンピュータのハードウェア構成を図 1 に示す。その特徴は以下の通りである。

(1) 位相差同期式 FS コンピュータは直列 2 重系構成 (U 系および V 系) の汎用ワンチップマイコン (以下、マイコン) と並列出力データを比較する汎用比較器 (コンパレータ)、および伝送部により構成される。

(2) 比較結果は再び両マイコンにフィードバックされる一方、監視出力回路 (フェールセーフドライバ) に接続される。

(3) 出力回路は、U 系マイコンからいったんラッチレジスタに出力し、その結果を両マイコンが再チェックするループチェック回路が構成される。なおラッチレジスタの書き込み制御は V 系マイコンが、読み出し制御は U 系マイコンが行う構成をとるのでシステムとしては両マイコンの AND 出力となる。

(4) 入力回路は、U 系マイコンからダイナミックな照査

図 1. 位相差同期式 FS コンピュータ のハードウェア構成⁽²⁾Fig.1. An architecture of phase difference microprocessors⁽²⁾

信号を出力し、リレー接点の構成状態を両系マイコンが同時に入力する構成とし、常時入力回路の故障チェックを行うことができるようにする。

〈2・2〉 ソフトウェア構成 プログラムは、フェールセーフを実現するプログラム(以下 FS プログラム)と、アプリケーションプログラムに分離されるものの、相互に関連して動作する。

FS プログラムは U 系/V 系で内容が異なる。FS プログラムはタイマ割込によって起動されるモジュール(以下 Ua/Va)と、他系から出力される外部割込信号によって起動されるモジュール(以下 Ub/Vb)から構成される。それぞれのプログラムの起動関係は次のようになる。

(1) U 系/V 系の FS プログラムはアプリケーションプログラムに割り込んで実行されるが、V 系は U 系よりも一定時間($\Delta T/2 = 500\mu s$)遅れて実行される。

(2) Ua は Vb を、Va は Ub を外部割込によって相互に起動する。

(3) Ub は Ua の、Vb は Va の周期タイマ ($\Delta T/2 = 500\mu s$) の設定を行う。

(4) この結果、各系のモジュールは U 系であれば Ua → Ub → Ua、V 系であれば Va → Vb → Va の順に $\Delta T/2$ の時間差をもって実行される。

(5) Ua/Va は、アプリケーションプログラムの実行状態、処理結果、自己診断結果などの照合データを比較器に出力する。U 系/V 系は $\Delta T/2 = 500\mu s$ の時間差をもって実行されるため、比較結果は、両系が同一の動作を行っている場合には $\Delta T/2$ 毎に一致/不一致を繰り返す。従って比較器からは ΔT の周期で一致/不一致が交互に出力される。この交番信号をフェールセーフなリレードライバで増幅し、故障検知リレーを駆動する。

3. 診断機構のカーネル化

位相差同期式 FS コンピュータ は、複雑な診断機能をソフトウェアで実現しているため、他のアプリケーション機

能を組み込むことはもとより、新規開発製品に利用するにも構成を熟知した技術者に頼らねばならず、生産性上の問題が指摘されていた。たとえば、

(1) アプリケーションモジュールを一定の処理周期単位で分割せねばならない。

(2) 診断機能とアプリケーションが複雑に入り込んで一つのソフトウェアとなっている。

という課題があった。その解決策として、まず、ソフトウェアをカーネルとドライバ、そしてアプリケーションからなる構成に再編し、カーネルとドライバはアプリケーションによらず共通なモジュールとして利用することにした。なお、ドライバは、標準の I/O 処理を行う物であり、アプリケーションから複雑な I/O 処理を隠蔽する。さらに、アプリケーションソフトウェアを一定周期に分割する作業は、ソフトウェアが開発された段階で、開発ツール(ビルダ)によって行うこととし、ソフトウェア技術者にはアプリケーション論理のプログラミングのみを行わせることにした。

この概念に基づく基本ソフトウェアを開発し、ケーススタディとして小規模の電子連動装置に実装して、有効性を検証した。これまで専門のソフトウェア技術者でしか構築できなかったシステム開発が、標準的な開発の中で遂行できた。また、位相差同期式 FS コンピュータとして動作することも確認できた。

4. あとがき

鉄道信号界で低コストな機器開発に有効と期待されてきた位相差同期式 FS コンピュータの課題を、診断機構と I/O 部をアプリケーション部分から完全に切り離す事により、再び広く利用出来る状況を創り上げることができた。今後、ユーティリティの充実を行い、ひとつのシリーズとして確立していきたいと考えている。

文 献

- (1) 「信号システムの進歩と発展＝近年 20 年の展開と将来展望＝」社団法人日本鉄道電気技術協会(2009 年)
- (2) 佐々木敏明、大野陽治、角山義博、横田義直、岡村寿一「電子トークンシステムの開発」鉄道技術研究報告 No.1299 鉄道技術研究所 pp.53-73 (1985 年)