

踏切制御子使用箇所における列車検知性能向上に関する研究

正 [電] 門脇 雅明 (JR北海道) 宮越 文彦 (同)

今村 陽一* (同) 坂田 淳 (同)

Masaaki KADOWAKI, Hokkaido Railway Co. Kita11 Nishi15, Chuo-Ward, Sapporo City

Fumihiko Miyakoshi, Youichi Imamura*, Zyun Sakata

The electronic train detector is known as one of the train position detections in the level crossing protection devices. The performance of train position detecting is affected by various factors such as train, rails, natural environments and equipment environments etc. And declines of the performance cause the malfunction of shunt performance that cannot detect the trains and there is a possibility of causing the serious accidents such as not detecting the trains.

This time, we worked on improvement of the performance of train position detecting in the area where the electronic train detectors are used, by measuring the characteristics of the electronic train detector (Type OS).

Keyword: Electronic Train Detector (Type OS), Performance of Train Position Detecting, Voltage Sensor, Shunt Resistance

1. はじめに

踏切保安装置において、列車の在線検知を行う装置の一つに「踏切制御子」がある。列車を検知する性能（以下、列車検知性能）は列車速度、車軸重量、車輪踏面状態、錆や汚れ等のレール踏面の状態、道床の状態や天候等の様々な要素に左右されやすい。列車検知性能が低下すると、列車の在線を検知出来ない「短絡不良」となり、踏切無しゃ断あるいは、早期鳴動停止等の重大事故につながる可能性がある。これまでに事故防止の目的で、バックアップ装置（以下：Bu装置）の付加や高性能制御子への更新などを行ってきたが、今回、幹線系で多用されている従来形踏切制御子（以下：OS形踏切制御子）の諸特性と長期に渡り検知性能の測定を行い、踏切制御子使用箇所における列車検知性能の向上に関する研究を行った。

2. 現状の対策の問題点

2.1 列車検知性能を決定する要因

列車検知性能を左右する要因としては、以下の要素が複雑に絡みあっている。

- ①レール環境面：レール踏面の錆び、土や砂、落ち葉積雪、氷などの影響
- ②車両面：短絡軸数、軸重、走行速度、走行条件（力行／惰行／制動）などの影響
- ③総合面：車輪とレール面の接触面積や面圧などで直線区間と曲線区間でも異なる

2.2 現状の対策の問題点と研究実施線区

現状実用化されている列車検知性能を向上する各方式の問題点を列記する。

(1) 高性能踏切制御子(H形踏切制御子)化

従来形踏切制御子から、高性能踏切制御子に更新する場合、以下の問題点がある。

- ・ケーブル芯線不足により、ケーブル更新又は増設を伴うことがある
- ・消費電力が大きく、踏切制御子更新の他に、電源機

器の新設や整流器の更新を伴うことが多い

このため、一般的に更新工事費が高くなる。

(2) ATS-Bu装置の付加

従来形踏切制御子に、ATS車上信号を利用した補完装置を付加する方式であり、当社でも閑散線区を中心に導入しているが、以下の問題点がある。

- ・ATS車上装置が故障すると、バックアップ機能は作用しないことになる。このため当社では、ATS車上装置が故障した場合、最寄りの駅で運転中止するなど、列車の運転を規制している
- ・これまでは、常時落下方式を多用しているため、万一、ATS-Bu装置の故障と、踏切制御子での不短絡が同時に発生すると、踏切無しゃ断事象に繋がる
- ・無線や雷害等の外乱ノイズに弱い

このため、今後、設置数が増えると、ATS車上装置や、Bu装置故障時に列車運転を制限(阻害)する要因が増加することになる。

(3) 車軸検知装置への更新

踏切制御子から、車軸検知装置に更新する方式には、以下の問題点がある。

- ・初期コスト高(処理器の設置費用など)となる
- ・保守用車も検知するため、設置箇所が駅構内などに限定される

(4) TDA(アクセラレータ)の付加

OS形踏切制御子の出力電流のレベル変動を監視する方式(検知性能は約6Ωと推定)のTDAを付加する方式を、一部のJRで導入しているが、以下の懸念がある。

- ・検知変動量の設定が微妙で、ノイズに弱く、また電源電圧の変動にも弱い

- ・単線区間では軌道回路転極時に検知することがある

以上のように、どの方式も一長一短があるため、今回新たに列車検知する方式の研究を行うこととした。尚、閑散線区にはすでにATS車上信号を利用したBu装置が導入されているため、研究の対象は比較的列車本数が多い幹線系(当社では40本/日以上以上の線区としている)に設置さ

れている、OS形踏切制御子とした。

3. OS形踏切制御子の特性

閉電路形のOS形踏切制御子は、大出力トランジスタによる電流帰還形の発振器の一種であり、一定抵抗(約1.5Ω程度)により、両レール間を短絡すると、入力帰還量がほとんど0となるので発振は停止、内部の制御リレーが落下し、列車の在線を検知する。高抵抗での短絡では、制御リレーは落下しないものの、制御リレー電圧は徐々に低下する特性となっている(図.1)。

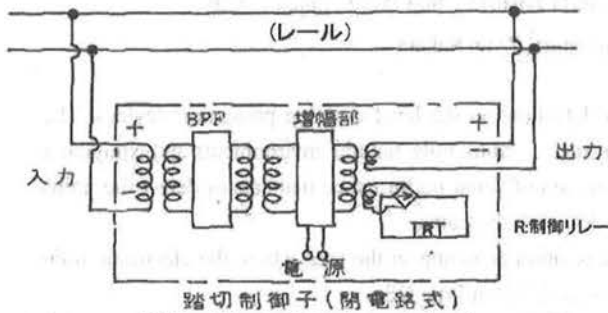


図.1 OS形踏切制御子(閉電路式)の内部ブロック図

4. 研究のコンセプトと列車検知性能向上の具体的な検討

4.1 コンセプト

これまでの列車検知向上対策とは異なる方式を検討するにあたって、以下のコンセプトとした。

- ・ATS車上信号を利用しない方式であること
- ・過去に発生した、不短絡事象に対応できること
- ・天候や外乱、あるいは電圧変動の影響を受けにくく保守上容易であること
- ・可能な限り、フェールセーフ性を確保すること
- ・低コストで実現できること

4.2 OS形踏切制御子本体の短絡感度向上策の検証(B形抵抗子の付加)

OS形踏切制御子本体の短絡感度向上策として、レール～入力端子間へ抵抗を挿入する(B形抵抗子で4Ω程度)手法がある。抵抗未挿入時の短絡感度が約1.5Ω程度に対して、約4Ω程度の短絡感度が期待でき、当社内でもOS形踏切制御子の短絡感度向上策としてすでに実績がある。

そこで、試験用踏切制御子(143形)へ4Ωの抵抗を挿入し、その時の特性を測定した。以下に測定回路(図.2)、結果(表.1)、特性図(図.3)を以下に示す。

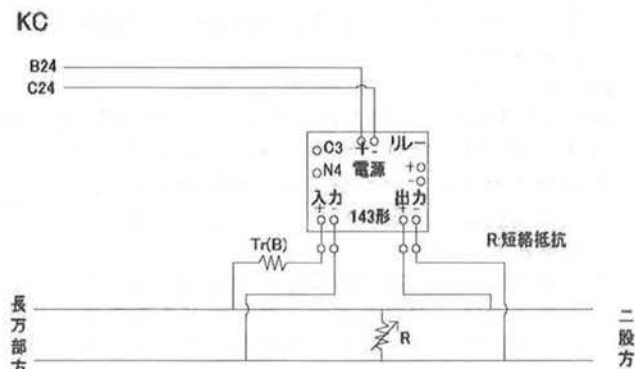


図.2 測定回路

表.1 測定結果

短絡抵抗値 (Ω)	Tr(B)			
	付加せず(0Ω)		4Ω付加	
	リレー端子電圧 (V)	リレー状態	リレー端子電圧 (V)	リレー状態
通常	39.3	↑	35.6	↑
10	37.8		34.9	
9	37.6		34.8	
8	37.5		34.7	
7	37.3		34.6	
6	36.1		26.3	
5	35.6		14.7	
4	35.1		6.7	↓
3	34.9		2.8	
2	34.5		1.1	
1	6.3	↓	0.14	
0	0		0.13	
電源電圧(V)	27.1			
短絡感度(Ω)	1.22		4.76	
制御区間長(m)	25		59	

※リレー状態の空欄は状態に変化が無いことを表す

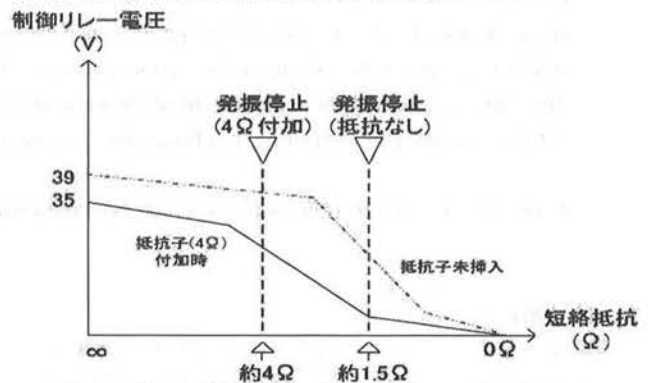


図.3 短絡抵抗と制御リレー電圧の関係特性図

4.3 試験区間の概況

各種検証を行う区間として、JR北海道函館線の長万部～二股間に試験用踏切制御子を設置して行った。幹線向けの研究ではあるが、列車検知性能の検証を行うにあたり、より条件が厳しい閑散線区を選定した。

- ① 1日列車本数 : 単線区間で上下合計14本が走行
- ② 走行車両 : キハ40またはキハ150
単行: 8本
2両: 5本
4両: 1本
- ③ 運転状況 : 平均速度は約80Km/hで、上下共に力行と推定
- ④ 最大列車間隔 : 23時頃～6時頃までの約7時間
- ⑤ 線路の状況 : 直線区間で、海岸線から約3.5km

当該箇所は、直接塩害の影響を受ける箇所ではないが、過去に踏切無しゃ断事象が発生している。当時、原因の調査を行ったが、特定するには至らなかった(現在この区間の各踏切制御子には、ATS-Buを付加している)。

4.4 短絡感度向上策の考察

短絡感度は4.76Ωに改善し、抵抗未挿入時と比較すると、約4倍となった。また、制御リレー端子電圧は、短絡抵抗が5Ω以下から急激に低下していくことが分かった(制御リレーの落下電圧は7V程度)。しかし、過去に同様な線区で不短絡の現象が発生し、その時の調査では、最大で5Ω程度の列車短絡抵抗になったと推定された。このため、これだけでは確実な列車検知を行うには不十分であると判断した。

4.5 今回の新たな検討内容

4.2の向上策では、B形抵抗子の値を4Ωとした。B形抵

抗子の値を増加させることで、さらに列車検知性能を向上させることが考えられるが、以下の問題が発生したことから、4Ω程度が限界と判断した。

- ・制御区間長自体が、保全マニュアル上の調整範囲(15～75m)を大幅に超える恐れがあり、踏切制御子自体が常に不安定となる恐れもある。また、相互干渉のリスクも増加する
- ・電気検測車での適否の判定に影響を及ぼす恐れがある

このため、新たな対策を考えたとき、まずは短絡抵抗値と制御リレーの電圧が比例していることに着目した。コスト低減化を目的に、汎用の電圧センサー(SDV、単価:約3万円)を活用することとし、OS形踏切制御子の特性と測定結果から、列車接近時の制御リレーの端子電圧を常時監視し、一定電圧以下になった時に、列車の在線を検知する方式が実現できないかと考えた(図.4)。

SDVの判定(検知)電圧設定の考え方は、過去の不短絡事象発生時の短絡抵抗値が約5Ωであったため、これ以上の検知性能となることと、交流電源停電時(バッテリーによる電源供給)の電圧降下を考慮して決定することとした。尚、試験に係わる材料費は約6万円であった。

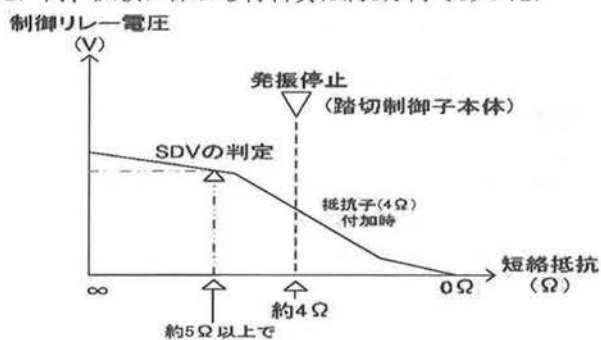


図.4 SDV付加時の列車検知の考え方

4.6 試験回路の仮設

検討結果をもとに、試験用踏切制御子に試験回路(図.5)を付加した。試験回路の動作概要は、OS形踏切制御子のリレー電圧測定端子にSDVを接続し、制御リレー電圧が判定電圧以下に低下した場合にSDV内のリレーを落下させる。

測定結果(表.2)及び試験回路の動作状況を記録した測定波形(図.6)を以下に示す。SDVの設定値は、交流電源停電時の電圧低下分と、SDVの誤差や、季節的な若干の電圧変動を考慮して、平常制御リレー電圧からマイナス3Vを標準とした。実際の設定値は、各抵抗値により、踏切制御子を短絡して、その時の制御リレー端子電圧を確認し、今回は通常制御リレー電圧からマイナス2.8Vの32.8Vとした。その時の短絡抵抗値は約6.5Ωとなった。表中の制御区間長については、OS形踏切制御子の区間長と、SDVが判定する区間長を併記している。

KC

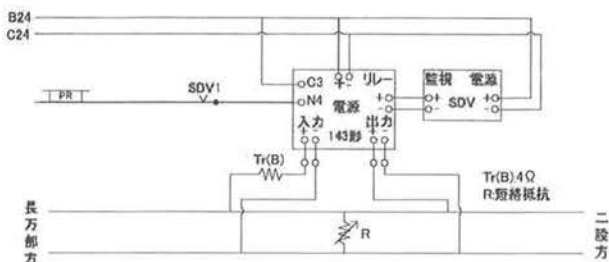


図.5 試験回路

表.2 SDV付加時の測定結果

短絡抵抗値(Ω)	リレー電圧(V)	リレー状態	SDVリレー状態	電源電圧(V)	短絡感度(Ω)
通常	35.6	↑	↑	27.1	4.76
13	35				
12	35				
11	34.9				
10	34.9				
9	34.8				
8	34.7				
7	34.6				
6.5	32.8				
6	26.3				
5	14.7				
4	6.7				
3	2.8				
2	1.1				
1	0.14				
0	0.13				

※リレー状態及びSDVリレー状態の空欄は、状態に変化が無いことを表す

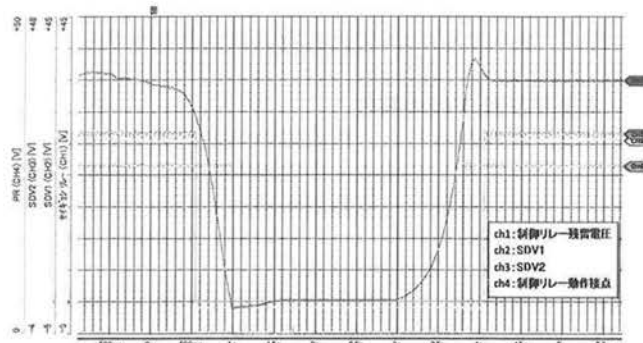


図.6 測定波形(試験回路動作状況)

4.7 長期測定

平成22年1～5月まで、約1,700本の列車の測定を行った。測定期間中、踏切制御子の不短絡(空振り)事象が、3～5月の間に計47本発生していた。しかし、SDVにおいては全ての列車に対して列車を検知していた。発生期間中に残留電圧が最大となった列車の測定波形(図.7)を以下に示す。

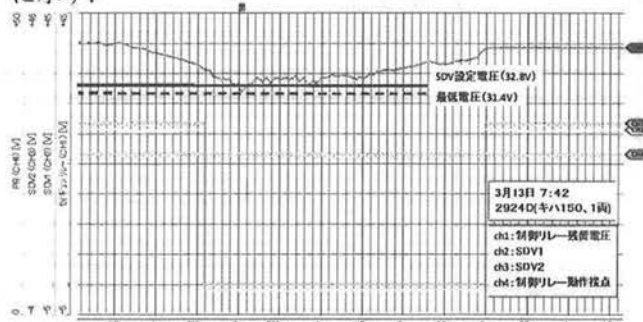


図.7 不短絡発生時の測定波形(動作状況)

4.8 特殊条件下での試験(外的影響試験)

制御区間のレール面に海水を散布し、踏面に強制的に錆を発生させた時の踏切制御子の残留電圧と、SDVの動作特性を測定した。海水の散布状況と当時のレール踏面状態(図.8)、最大残留電圧を示した列車の測定波形(図.9)を以下に示す。



図.8 海水散布時のレール踏面状態

測定結果から、海水散布時の最大残留電圧は13.9V(制御リレーは動作のまま)であり、OS形踏切制御子本体は不短絡状態となったが、SDVは正常に検知していた。

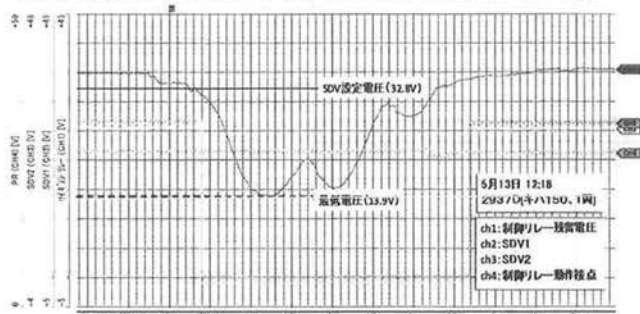


図.9 海水散布時の測定波形(試験回路動作状況)

4.9 電源電圧低下時の特性

交流電源が停電すると、整流器の浮動充電電圧が停止となり、バッテリー単独による電源供給となるため、平常時よりも踏切制御子の電源電圧が低下する。そこで交流電源停電時、(踏切制御子への供給電圧が最低値となった場合)を想定した測定を行った。

検証する電源電圧は、OS形踏切制御子の使用可能電圧は $24V \pm 20\%$ であるため、最低値は24Vの約80%である、19.1Vとした。SDVの設定電圧は、これ以上の電圧低下を考慮する必要が無いことから、通常のときの制御リレー電圧からマイナス2Vとした。

実際のSDVの設定電圧は、制御リレー電圧が23.3Vであったため、マイナス1.9Vの21.4Vとし、その時の短絡抵抗値は約8Ωであった。測定結果(表.3)を以下に示す

表.3 電源電圧低下時の測定結果

短絡抵抗値 (Ω)	リレー		SDV リレー状態
	電圧(V)	状態	
通常	23.3	↑	↑
10	21.6		
9	21.5		
8	21.4		↓
7	21.4		
6	21.2		
5	20.8		
4	15.3		
3	4.5	↓	
2	1.7		
1	0.15		
0	0.14		
電源電圧(V)		19.1	
短絡感度(Ω)		3.84	

※リレー状態及びSDVリレー状態の空欄は、変化が無いことを表す

5. 考察

5.1 長期測定結果

不短絡が発生した47本全てのデータを確認したところ、制御リレーの残留電圧の最大値は約31.5Vだった。特性測定結果から、当時の列車短絡抵抗値は、約6~6.5Ωだったと推定される。発生当時の天候や風速などを気象庁のデータで確認したが、台風通過直後や黄砂などの異常気象では無かったため、その原因は不明である。一方、SDVでは、何れの列車に対しても正確に検知しており、本方式の有効性を確認することが出来た。

5.2 外的影響試験

残留電圧の最大値は13.9Vであり、この時の列車短絡抵抗値は、特性測定結果から、5Ω程度だったと推定される。尚、この値は長期測定中の最悪値よりも小さかった。

5.3 電源電圧低下時の特性とSDVの設定値の考え方

踏切制御子の電源電圧が変動すると、制御リレー電圧も変動する。特に交流電源が停電した時、一般的にはバッテリーからの放電のみで電源を供給するため、交流電源供給時の浮動充電電圧から約2V低下する。この場合に、不要な列車検知を行わないよう配慮する必要がある。このためSDVの設定値は、平常(交流電源があるとき)制御リレー電圧よりマイナス3Vとするのを標準とした。一方、平常の電源電圧が21.1V程度(19.1V+2V)の低電圧時は、これに交流電源の停電が加わると、踏切制御子本体の安定動作も危うくなる可能性も生じる。また低電源電圧供給時は、短絡抵抗と制御リレー電圧の関係の傾きが大きくなることから、このような箇所ではSDVの設定電圧はマイナス2Vとした(図.10)。

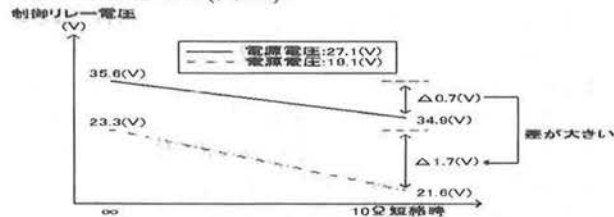


図.10 通常時と停電時の短絡抵抗と制御リレー電圧の関係

6. 成果

成果として以下の見通しを得た。

- ・ATS車上信号を使用せずに、他方式(TDA)と同等以上の列車検知性能(短絡感度:7Ω程度)を有するとともに、過去に閑散線区で発生した不短絡時の列車短絡抵抗値(5Ω程度)でもほぼ、検知できる性能を有している
- ・汎用機器を使用しても、従来品と同等以上のフェールセーフを実現できる見通しを得た
- ・天候、外乱や電源電圧の変動に強い方式となった
- ・比較的低コスト(TDA方式の約50%減、ATS-Bu付加の約60%減)で列車検知性能の向上を図れる

以上により、一般の幹線系に設置している、OS形踏切制御子の列車検知性能の向上に対しては、十分に効果があると期待できる。

7. 今後の課題

今後の課題としては以下の2点が挙げられる。

- ・製品化を視野に入れ、SDVの並列使用化など、一層のフェールセーフ性等を検討していく
- ・閑散線区で多用されている、高性能形踏切制御子(H形やAFP形)についても、場合によっては不短絡事象が懸念されるため、補完方式を検討していく

8. 終わりに

今回は、OS形踏切制御子(閉電路形)の電気的特性を利用した、列車短絡性能向上の補完方式の研究を紹介した。踏切保安装置は、鉄道と第三者が交差する唯一の設備であり、安全性の観点から装置として確実な動作が求められる。本方式は、踏切制御子本体の検知能力を超える列車短絡抵抗が発生した場合でも、確実に踏切を鳴動制御することができる可能性があり、踏切保安装置として確実な動作と、安全性の向上に寄与するものと考えられる。