

踏切遠隔制御システムの開発

JR 西日本 正会員 ○畠 和宏

JR 西日本 正会員 清水 郁夫

1. はじめに

現在、保守用車が踏切を通過する際、鳴動・遮断しないため、保守用車と通行車（者）との衝突事故が発生する恐れがある。そこで既存の設備を用いて保守用車から踏切を制御できるシステムを開発する。過去に同じ目的のシステムが開発されているが、今回さらなる低廉価を目指した開発を進めている。これまでの開発概要について報告する。

2. システム概要

2. 1 システム構成

本システムは車上システムと地上システムから構成されており、車上システムから目的の踏切 ID 及び踏切制御指示（鳴動・停止）を無線通信（特定小電力無線：429MHz 帯、10mW）にて地上システムに送信する。地上システムは車上システムからの指示を受信し保守用 SR を制御することにより踏切を制御する。（図－1）

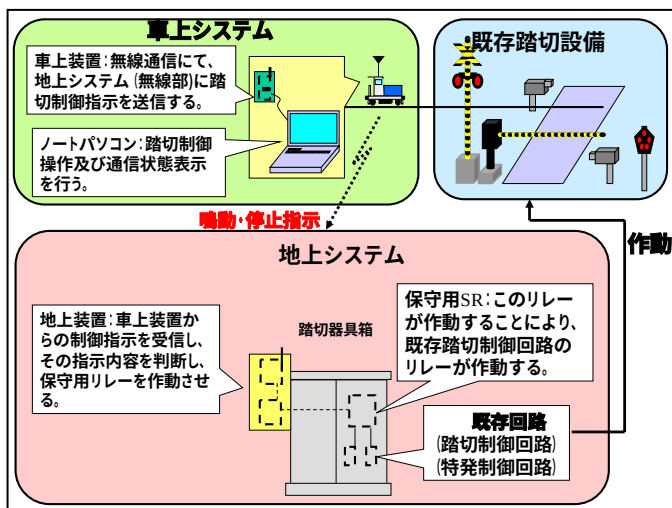
2. 2 取付状況

(1) 車上システム

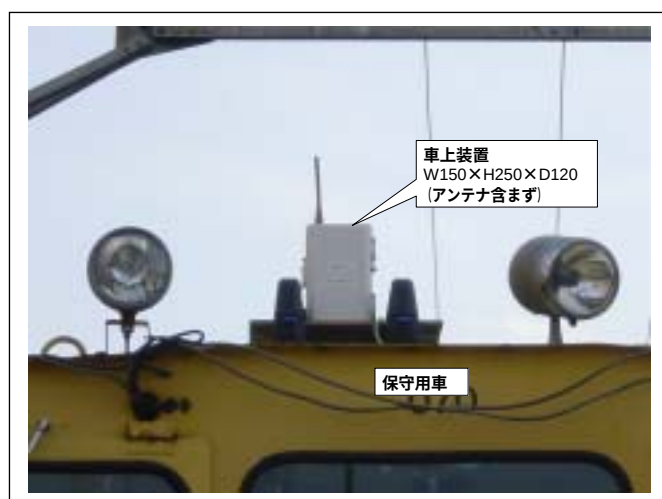
車上システムは、車上装置とパソコンから構成される。取付状況を図－2 に示す。車上装置は、モーター車の屋根上に設置した。今後、装置のさらなるコンパクト化を目指す。また、取付治具は市販品を組み合わせて製作したので今後、低コストの取付治具を開発する。

(2) 地上システム

地上システムは、地上装置と保守用 SR（踏切器具箱内取付）から構成されている。地上装置取付状況を図－3 に示す。今後、車上装置同様装置のコンパクト化、取付治具の開発を行っていく。



図－1 装置の概要



図－2 車上装置取付け状況



図－3 地上装置取付け状況

キーワード：踏切遠隔制御 特定小電力無線

連絡先：〒530-8431 大阪府大阪市北区芝田二丁目4番24号 西日本旅客鉄道株式会社 TEL06-06375-8734

3. 回路構成

本システムの開発は「踏切設備、列車走行に影響を与えない」ことを前提条件としている。この前提条件を踏まえ図－4 に示す回路構成とした。

制御回路は、列車接近時に鳴動操作行ってもすでに踏切制御リレー (R) が落下しているため踏切は鳴動しつづけ、また列車接近停止操作を行っても列車接近リレー (USR・DSR) が落下しているため踏切は鳴動しつづける構成となっている。従って保守用 SR がこう上または落下しても列車接近に伴う踏切動作に影響を与えることは無い。また保守用回路が断線した場合、踏切が鳴動しない回路構成とした。特殊信号発光機は、本システムにより踏切を鳴動させ踏切を通過する際は無発光であるが、システムにより鳴動させ保守用車が踏切を通過中に列車が接近した場合は、特殊信号発光機が発光する回路構成であるためダイヤ確認が必要となる。

4. 機能

本システムは以下に示す機能を有している。

(1) 踏切指定

車上システム操作者が目標の踏切に対し制御できるよう地上システムに固有の ID を付け、車上システムでその ID を入力することにより目標踏切の制御ができる。

(2) セキュリティ

踏切通過中に他の車上システムからの停止指示による鳴動停止を防止するため、地上システムに最初に鳴動指示を行った車上 ID を記憶させ、鳴動停止するまで他の車上システムからの停止指示を受付けない。また操作者に自分の鳴動操作により踏切を鳴動がしたことを表示により通知する。

(3) システム障害時

操作者が鳴動開始・停止操作時の動作不良の原因である故障・混信の判別ができるよう無線混信時は混信がわかるよう車上システムに表示する。また、混信により鳴動停止ができない場合、地上システムのリセットボタンにより鳴動停止ができる。

5. 試験内容

5. 1 試験項目

- (1) 回路確認試験・・・列車接近時にシステムを使用しても踏切動作は正常に行われることを確認する。
- (2) 機能確認試験・・・第 4 項で述べた機能を確認する。

5. 2 試験結果

回路確認試験では、列車走行中にシステムを使用し列車走行に影響が無いことが確認できた。また機能確認試験についても不具合は無かった。

6. 導入効果

本システムを導入することにより以下の効果が期待できる。

- (1) 事故防止・・・踏切での保守用車と通行車 (者) との衝突事故防止を補完できる。
- (2) 作業効率・・・踏切手前での一旦停止を省略 (ただし徐行により安全確認は必要) することで、作業効率が向上する。
- (3) コスト削減・・・線区によっては交通整理員の削減が可能となりコスト削減となる。

7. 今後の検討

今後は、実用化に向けて装置の低廉化、装置の使い勝手及び承認区間逸脱防止装置との結合を考慮し実用化試作機の製作を行う。

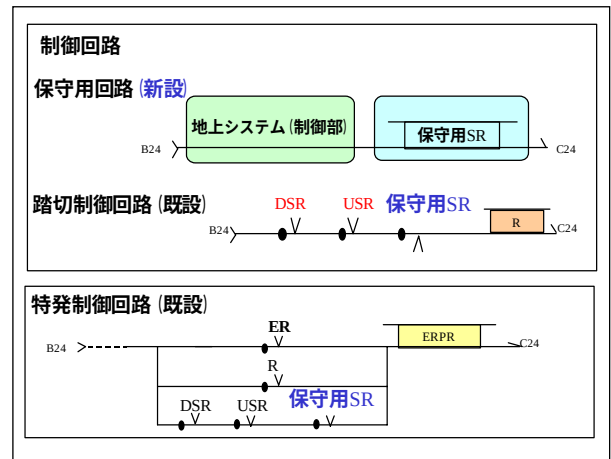


図 - 4 回路構成