

1. まえがき

軌道における研究開発は、軌道が経験的構造物であるという特性から、実態調査、理論の確立、予測、新しい構造・部材あるいは管理システム・機能の提案、開発試験、現場敷設（適用）試験、実用化の順序でフィードバックを経た進められている。然しながら、最近の脱線事故等でも明らかのように、軌道に生ずる各種現象は単純な解析では困難であり、総合的視野に立った多面的な究明が必要とされている。こういった観点から、現在までに明らかにされている軌道理論と各種試験による結果を照合し、軌道の挙動を総合的に解析し、軌道における最適設計、最適管理に指針を与える事を目的として軌道シミュレータの開発を計画した。

この報告では、主として軌道シミュレータにおけるソフトウェア体系の開発理念について追求した。

2. 開発計画

軌道シミュレータの基本となるシステムの概念は、図-1に示すように、条件を設定された車両モデルを軌道モデル上で走行させ（シミュレーション実行）、実測データとの対応からフィードバック等を行ない、モデルの同定あるいは現象の予測を総合的に行なうものである。然しながら開発の途上においては、軌道力学体系の整理を通じて現在確立されつつある各種解析手法について、ソフトウェア、ハードウェアを含めた段階的な検討を行ない効率的に使用可能な最良のシステムを構築することが必要である。この開発計画を図-2に示す。

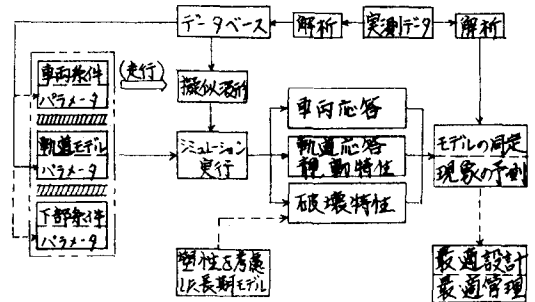


図-1 軌道シミュレータの基本システム

3. 軌道におけるシミュレーション手法

軌道理論の確立に基づき、各種実データから実現象を解析するものとして、以下のシミュレーションシステムが実現されている。

(1) 輪軸落下試験解析システム¹⁾

輪軸を軌道に落下させる衝撃応答試験により、模型規模で列車走行時の動特性の予測を行なう。

(2) 軌道振動特性解析システム

軌道構造により定められる係数（質量、ばね係数等）が振動伝達効果に及ぼす寄与を明確化する。

(3) 輪重変動シミュレーションシステム

レール頭頂面凹凸による輪重変動のシミュレーションを行なう。

(4) 走行特性シミュレーションシステム

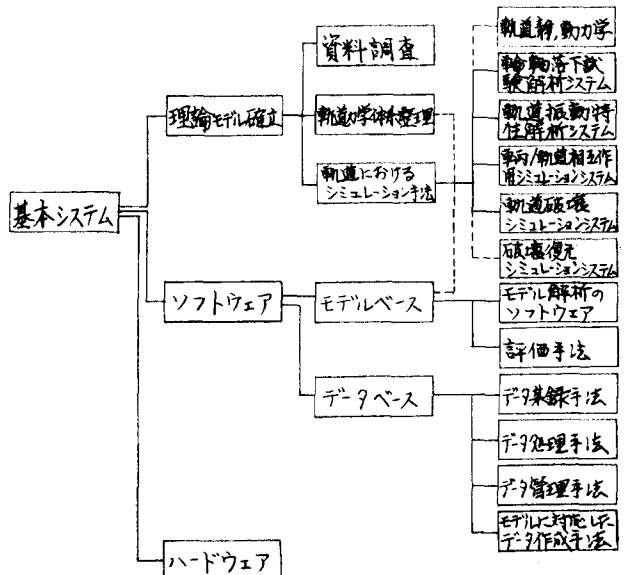


図-2 開発計画ブロック図

貨車(ボギー、二軸)、新幹線電車等の任意の軌道狂い上での走行特性シミュレーションを行なう。

(5) 軌道破壊シミュレーションシステム

軌道の破壊法則と通トン等の条件を与えてシミュレーションを行なう。

4. モデルベース

モデルベースという考え方は概念的なものであるが、シミュレーションの実行にあたっては、各軌道構造モデル、状態モデルに対する効率的なアクセスのパターン化を行ない、シミュレーションに要するソフトウェア(微分方程式、統計解析等)の使用を容易にし、モデルの同定あるいは現象の予測をシステム化するために定義するものである。

5. データベース

シミュレーションに使用するデータは図-1に示すようにモデルへの入力パラメータ、シミュレーション実行時の模擬波形、及びシミュレーション実行後の実データとの検証に用いられるが、これらを効率的に運用するためにはパターン化を行ない、データベースとして構成する必要がある。このデータベースの概略の構成を図-3に示す。この図では手法について体系化を行なっているが、モデルとの対応を含めて検討する必要があることから、以下の項目についてパターン化を行なう事とした。

- (1) データ集録手法
- (2) データ処理手法
- (3) データ管理手法
- (4) モデルに対応したデータベース

6. ハードウェア

ハードウェアの基本的概念は図-4に示すように、大容量計算には既存の大型計算機を分散処理で用いることとし、シミュレーション言語は軌道用言語でマシンで行ない、データベースのためにはデータ集録機能、大容量記憶装置を備えた解析装置の機能が要求される。

7. あとがき

従来、軌道は経験的構築物であるという観点から、研究の経緯も定性的な判断によるところが大であったわけであるが、最近の軌道理論の体系化、計算機、時系列解析分野での進歩を通じて、定量的な判断さらには質的な要素の検討までされるようになった。この面で軌道システムとしての軌道シミュレータの構想の実用化は十分に期待できるものであり、又測定、解析というデータ処理体系の標準化も計られ、データの効率的運用が可能とされるものである。

今後はさらに各シミュレーションシステムの詳細な検討により体系化を行ない、これに適合するハードウェアの詳細な設計を進める必要がある。

文献

- (1) 佐藤、徳永「輪軸系下試験解析システムの開発」第24回年次学術講演会、IV-71、昭和54年10月。

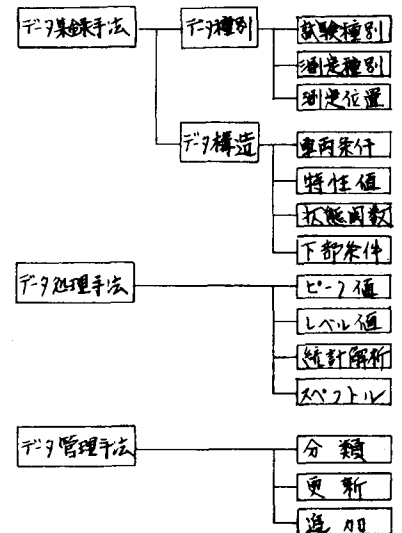


図-3 データベースの構成

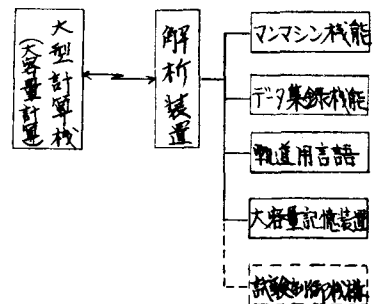


図-4 ハードウェアブロック図